

文章编号:1007-2780(2009)06-0907-04

直方图均衡增强算法在实时图像处理中的实现

胡元刚

(长沙湘计海盾科技有限公司, 湖南 长沙 410100, E-mail:hyg05188@163.com)

摘 要: 介绍了直方图均衡增强算法在显示系统中的应用,提出利用 FPGA(Field Programmable Gate Array)并行处理海量数据的能力来实现显示系统,与采用 DSP 等传统方法相比,在处理实时图像及工作效率方面优势明显。给出了主要模块的设计方法,整个系统设计紧凑、简单、可靠性高。

关 键 词: 实时图像处理;直方图均衡;FPGA;显示系统
中图分类号: TN911.73 **文献标识码:** A

1 引 言

随着微光显示、红外显示以及超高亮、超低亮显示在军事中的广泛应用,图像增强技术也日益得到重视和发展。图像增强技术可以使原本模糊不清的图像清晰化,使图像能提供更多、更详细的信息。如微光图像存在对比度差、灰度级有限、瞬间动态范围差、高增益时有闪烁等缺点,这就需要对图像进行实时增强。直方图技术是图像增强技术中最基本、最通用的技术,目前大多采用的是直方图均衡处理^[1]。现在要实现图像增强主要有两种方式,传统上是采用 DSP 的设计方法,但随着显示信息量的增大这种方法在速度上越来越难以满足要求,特别是在处理实时图像时更为明显,工作效率不是很高;现在,基于 FPGA 的设计方式越来越被采用,FPGA 并行处理海量数据的能力很强,特别是在需要大量简单、重复计算的场合。FPGA 可以很好地解决实时处理的难题,随着 FPGA 的发展,目前 FPGA 的资源容量,如片内的 ALUT、PLL、SRAM、可用嵌入式处理器、DSP 模块、乘法器等越来越丰富,足以应对一般图像处理算法的需要^[2]。

本文介绍了直方图均衡增强算法在显示系统中的应用,利用 FPGA 并行处理海量数据的能力实现了显示系统,给出了主要模块的设计方法,整个系统设计紧凑,简单,可靠性高。

2 设计原理

2.1 直方图均衡的理论依据

直方图均衡化处理是以累积分布函数变换法为基础的直方图修正法^[3]。其变换函数需满足两个条件:

- (1)在 $0 \leq r \leq 1$ 区间内, $T(r)$ 值单调增加;
- (2)对于 $0 \leq r \leq 1$, 有 $0 \leq T(r) \leq 1$ 。

这里的第一个条件保证了图像的灰度级从黑到白的次序不变,第二个条件则保证了映射变换后的像素灰度值在容许的范围内。当变量连续时其变换函数就是:

$$s = T(r) = \int_0^r p_r(\omega) d\omega \tag{1}$$

式中: $P_r(\omega)$ 是 r 的概率密度函数, ω 是积分变量,而 $\int_0^r p_r(\omega) d\omega$ 就是 r 的累积分布函数。可以证明,变换后的变量 s 在定义域内的概率密度是均匀分布的,因此,用 r 的累积分布函数作为变换函数,可产生一幅灰度级分布具有均匀概率密度的图像,其结果扩展了像素取值的动态范围。上述方法是以连续随机变量为基础进行讨论的。当灰度级是离散值时,可用频数近似代替概率密度^[4],即:

$$\begin{aligned} p_r(r_k) &= \frac{n_k}{n} & 0 \leq r_k \leq 1 \\ k &= 0, 1, \dots, l-1 \end{aligned} \tag{2}$$

l 是灰度级的总数目, $p_r(r_k)$ 是取第 k 级灰度值的概率, n_k 是图像中出现第 k 级灰度的次数, n 是图像中像素总数。式 (1) 的离散形式可由式 (3) 表示:

$$s_k = T(r_k) = \sum_{j=0}^k \frac{n_j}{n} = \sum_{j=0}^k p_r(r_j)$$
$$0 \leq r_j \leq 1, k = 0, 1, \dots, l-1 \quad (3)$$

以上是直方图均衡的理论基础,这种方法对于对比度差、灰度级有限的图像进行处理是有效的^[5]。

2.2 基于 FPGA 的设计原理

图 1 为其系统硬件方框图,VPC3230 为视频解码器,将 PAL 制式或 NTSC 制式的视频流转化为 YcbCr 的数字信号,由于本设计主要处理亮度信号,故只需将 Y 信号,也就是亮度信号引入 FPGA。ADV7123 将要显示的数字信号转化为模拟 RGB 信号,输给普通显示器显示。DS90C387 将数字显示信号转化为 LVDS 信号,此信号可直接连接液晶屏显示。本设计使用了 6 片 DDR,之所以采用 6 片,主要是此电路还将用于帧同步和帧间滤波,其中 1 片 DDR 和另外 1 片 FLASH 用做 NIOS 的外存设备。

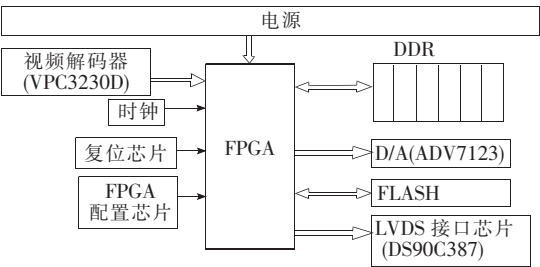


图 1 系统硬件方框图

Fig. 1 Block diagram of the system hardware

3 重点模块的实现

系统设计的重点是 FPGA 模块的设计,采用的是 Logic Lock 的设计方法^[5],其好处是:支持团队化设计方法;支持增量式编译(可大大缩短编译时间);继承设计实现结果和提高设计性能。FPGA 主要用来对视频流进行以下处理:直方图均衡、去隔行、无级缩放、滤波和帧间同步。其视频流处理过程如图 2 所示。

FPGA 中去隔行的设计采用的是帧内去隔行。

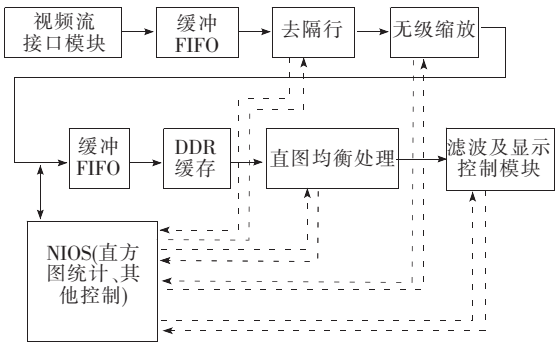


图 2 FPGA 中视频数据处理流程图

Fig. 2 Flow chart of process for video data in FPG

缩放模块用来实现无级缩放,由 Nios 完成直方图的统计并对数据按公式(3)进行累加,求出均衡映射表,当视频数据在进入 DDR 时,Nios 同步对数据进行统计,当一帧数据传送完,Nios 计算相应的映射表,并将映射表也存入 DDR 中,位置放在这一帧的视频数据之后。

由于输入视频的场频和输出不一致,为解决同步问题,视频数据在 DDR 中的存储采用了 3 buffer 结构,采用自行设计的“追赶”算法进行同步,读出的视频数据由直方图均衡模块进行处理。直方图均衡模块主要由双端口 RAM 组成,当处理一帧数据时,先读出相应的映射表数据,按顺序存入图 3 所示双端口 RAM 的相应位置,然后读取这一帧的视频数据,此视频数据作为地址,从双端口 RAM 中读出相应的映射值,然后将此映射值送入滤波及显示控制模块中,最后在显示器上实现显示。

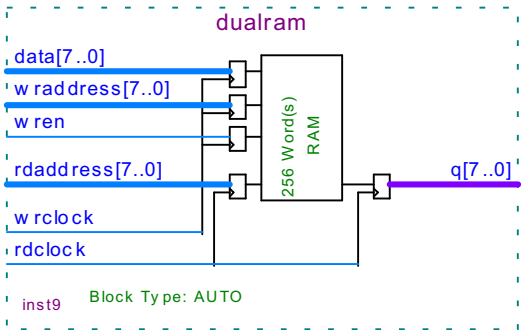


图 3 系统用双端口 RAM

Fig. 3 Dual-port RAM used in system

4 结果与讨论

图 4 为未经处理的图片,系统处理后的图片

见图 6,图 4 和图 6 的右边为相应的直方图(图 5 和图 7),可以看出直方图均衡能大大改善图像的清晰度。需要注意的是在一些特定的情况下应用直方图均衡的基本增强技术并不是最好的方法,特别是需显示的图像中有大量的像素灰度很接近 0 时,这时采用基本的直方图均衡,会把非常窄的暗像素区映射到输出图像的的灰度级高端,也就大部分都显示在亮像素区,看起来对图像产生了“冲淡”的效果,可采用直方图匹配的算法解决这



图 4 原始测试图显示效果

Fig. 4 Display effect for original test pattern

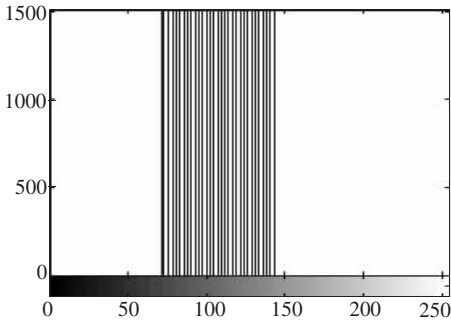


图 5 原始测试图直方图

Fig. 5 Histogram for original test pattern



图 6 系统处理后测试图显示效果

Fig. 6 Display effect for test pattern disposed by system

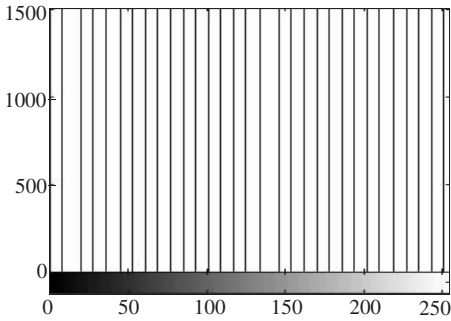


图 7 系统处理后测试图的直方图

Fig. 7 Histogram for test pattern disposed by system

个问题^[6],这时只需对 Nios 中的程序做适当修改就可。

5 结 论

采用直方图均衡算法处理实时显示图像,利用 FPGA 并行处理海量数据的能力实现了显示系统,给出了主要模块的设计方法,整个系统设计紧凑、简单、可靠性高,与采用 DSP 等传统方法相比,在处理实时图像及工作效率方面优势明显。

参 考 文 献:

[1] 冈萨雷斯. 数字图像处理 [M]. 北京:电子工业出版社,2004.

[2] 吴继华. Altera FPGA/CPLD 设计(高级篇)[M]. 北京:人民邮电出版社,2005.

[3] 田捷,沙飞,张新生. 实用图象分析与处理技术 [M]. 北京:电子工业出版社,1995.

[4] 章毓晋. 图象处理和分析 [M]. 北京:清华大学出版社,1990.

[5] 何汶静,黄子强,卢亚雄. 基于 FPGA 的数值计算在实时图像处理中的应用 [J]. 液晶与显示, 2007,22(4): 487-49.

[6] 蒋爱国,夏显忠,胡元刚. 液晶显示器加固技术探讨 [J]. 液晶与显示, 2002,17(4):292-296.

Implemention of Histogram Equalization Enhancement Algorithms in Real-Time Image Processing

HU Yuan-gang

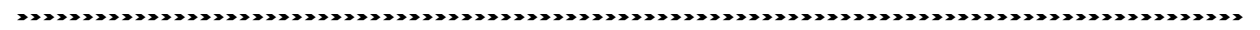
(Changsha Xiangji-haidun Technology Co. Ltd., Changsha 410100, China, E-mail:hyg05188@163.com)

Abstract

The application of histogram equalization enhancement algorithms in display system is introduced. Real-time parallel processing of batches data of FPGA (Programmable Logic Device) is used in achieving histogram equalization enhancement. Compared with the traditional DSP method,the advantage of this system is noticeable in real-time image processing and work efficiency. The implementing method of the main function module is provided. The system is simple,compact and reliable.

Key words: real-time image processing; histogram equalization; FPGA; display system

作者简介:胡元刚(1972—),男,湖南岳阳人,硕士,目前主要进行图像处理的研究。



规范关键词选择的决定(试行)

- 一、发表在中国科协系统学术期刊中所有学术论文,必须在摘要后列出不少于 4 个关键词。从技术角度考虑,没有关键词的论文应列入非学术论文类。
- 二、这些关键词按以下顺序选择:
 - 第一个关键词列出该文主要工作或内容所属二级学科名称。学科体系采用国家技术监督局发布的《学科分类与代码》(国际 GB/T 13745-92)。
 - 第二关键词列出该文研究得到的成果名称或文内若干个成果的总类别名称。
 - 第三个关键词列出该文在得到上述成果或结论时采用的科学研究方法的具体名称。对于综述和评论性学术论文等,此位置分别写“综述”或“评论”等。对科学研究方法的研究论文,此处不写被研究的方法名称,而写所应用的方法名称。前者出现于第二个关键词的位置。
 - 第四个关键词列出在前三个关键词中没有出现的,但被该文作为主要研究对象的事或物质的名称,或者在题目中出现的作者认为重要的名词。
 - 如有需要,第五、第六个关键词等列出作者认为有利于检索和文献利用的其他关键词。

摘自:中国科协学会学术部 2002.9 通知